

## O OPERADOR DE ROBERTS: UMA IMPLEMENTAÇÃO UTILIZANDO TECNOLOGIA CMOS PARA DETEÇÃO DE BORDAS EM TEMPO REAL

Lírida Alves de Barros e Marcelo Alves de Barros

Lab. Associado de Sensoriamento Remoto  
Centro de Ciências e Tecnologia - UFPB  
Caixa Postal 10105 - 58100 - Campina Grande, PB

Olivier Giordano e William Ferreira Giozza

Instituto de Tecnologia Eletro-Eletrônica - ITEEL  
Av. Dr. Francisco Pinto s/n - 58100 - Campina Grande, PB

**RESUMO** - Este trabalho apresenta o operador de Roberts no contexto de processamento digital de imagens e descreve sua implementação através de um circuito integrado de aplicação específica, com tecnologia CMOS, para tarefas de detecção de bordas em tempo real.

### 1. INTRODUÇÃO

Com o desenvolvimento da tecnologia VLSI, cada vez mais algoritmos de processamento digital de sinais podem ser implementados em um único circuito integrado. Técnicas cada vez mais complexas compartilham a arquitetura de "chips" projetados para aplicações múltiplas. Entretanto, essas complexas arquiteturas nem sempre dispõem das características necessárias em algumas tarefas que exigem o processamento em tempo real. Além disso, devem ser considerados as limitações de dissipação de potência, a quantidade de pinos e o custo decorrente da área total do "chip" utilizada. Assim, os circuitos integrados de aplicação específica apresentam-se como solução adequada para realização de algumas técnicas fundamentais de processamento digital de sinais, em particular, de sinais de imagem [1]. Neste trabalho, é proposta uma arquitetura para implementação de uma técnica de detecção de bordas em imagens digitalizadas. Tecnologia standard cell [2] foi empregada para concepção dos blocos básicos. A implementação e simulações foram realizadas nos

sistemas de desenvolvimento ALLIANCE [3] e SOLO 1400.

O "chip" foi concebido para fazer parte de dois tipos diferentes de sistemas de processamento de imagens. O primeiro consiste em uma arquitetura simples, de aplicação geral, baseada em microcomputador pessoal, o qual é responsável pelas funções de transferência de dados de imagem e geração dos sinais de controle do operador integrado. O segundo tipo de sistema é formado por arquiteturas mais específicas, com software dedicado, destinados às tarefas de codificação de imagem ou à visão robótica.

## 2. DETEÇÃO DE BORDAS

A importância da detecção de bordas decorre do fato de, no processo de análise visual, as funções neurológicas envolvidas terem resposta máxima às variações de intensidade luminosa (níveis de cinza) em uma imagem, que determinam a presença de fronteiras entre regiões ou o contorno dos objetos presentes na cena. Em processamento digital de imagens, grande parte das técnicas que envolvem a análise ou reconhecimento de padrões inclui a detecção de bordas como etapa de pré-processamento ou mesmo como resultado final.

A estratégia básica da codificação de imagens, mostrada na Figura 1, tem como etapa fundamental a detecção das bordas, que representam as componentes de alta frequência no sinal bidimensional [4]. Neste processo, as técnicas geralmente utilizam parâmetros extraídos dessas componentes juntamente com atributos texturais das regiões homogêneas (componentes de baixa frequência), para gerar os códigos e obter as taxas de compressão desejadas.

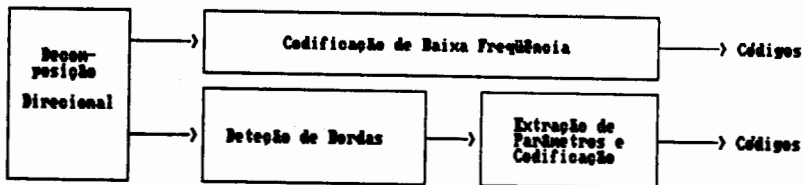


Figura 1. Sistema típico de codificação de imagens.

De forma semelhante, os sistemas típicos de visão robótica, representados na Figura 2, têm como tarefa inicial a detecção dos contornos dos objetos [1].

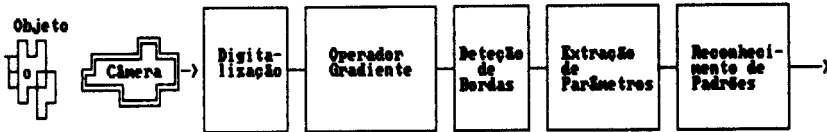


Figura 2. Sistema típico de visão robótica.

Em ambas as aplicações apresentadas, cada etapa de processamento tem suas especificações de tempo impostas para a obtenção de um sistema estável em tempo real.

### 3. O OPERADOR DE ROBERTS

Uma borda é uma mudança ou descontinuidade no brilho, textura, ou cor de uma imagem, que pode ter comportamento discreto (variações abruptas, tipo degrau) ou gradativo (variações lentas, tipo rampa) [5]. Os detetores de borda podem ser classificados em métodos de realce/limiar e métodos de adaptação de bordas. O primeiro grupo pode ser subdividido em operadores diferenciais e operadores direcionais.

Os métodos de realce/limiar consistem na aplicação de operadores gradientes  $OP(m,n)$ , na forma de máscaras, a uma imagem  $I(m,n)$ , gerando um conjunto de funções gradientes

$$GR(m,n) = I(m,n) * OP(m,n)$$

onde  $*$  representa uma convolução espacial. Um arranjo bidimensional  $AR(m,n)$ , pode ser representado como uma imagem do tipo gradiente analógico, se as magnitudes dos gradientes forem representados como níveis de cinza. Uma imagem gradiente realçada  $AR(m,n)$ , pode ser obtida a partir de uma combinação linear ou não-linear das funções gradientes. Um mapa binário de bordas pode ser obtido a partir da aplicação de um limiar à

imagem gradiente.

Os operadores diferenciais fazem diferenciação discreta da imagem para produzir a imagem gradiente. Roberts [5] apresentou um método simples de diferenciação bidimensional baseado nas diferenças cruzadas em uma janela 2x2. A magnitude do gradiente é dada por

$$GR(m,n) = \{ [I(m,n)-I(m+1,n+1)]^2 + [I(m,n+1)-I(m+1,n)]^2 \} \quad (1)$$

Outras aproximações são:

$$GR(m,n) = | I(m,n)-I(m+1,n+1) | + | I(m,n+1)-I(m+1,n) | \quad (2)$$

e

$$GR(m,n) = \max [ | I(m,n)-I(m+1,n+1) | , | I(m,n+1)-I(m+1,n) | ] \quad (3)$$

O operador de Roberts pode ser representado pelas seguintes máscaras:

$$M1 = \begin{array}{|c|c|} \hline 1 & 0 \\ \hline 0 & -1 \\ \hline \end{array} \quad M2 = \begin{array}{|c|c|} \hline 0 & 1 \\ \hline -1 & 0 \\ \hline \end{array}$$

Este algoritmo foi escolhido pela sua sensibilidade às componentes de alta frequência e relativa imunidade ao ruído, e em especial pela sua simplicidade, o que implica em facilidades de projeto, pequena área de silício e, conseqüentemente, menor custo final do circuito integrado. Estudos comparativos usando implementações em linguagem C, mostraram o bom desempenho deste algoritmo, em relação a outros mais complexos, em tarefas de geração de imagens gradientes [6].

#### 4. APRESENTAÇÃO DA ARQUITETURA

A arquitetura proposta é mostrada na Figura 3. O circuito possui uma entrada SET que habilita o seu funcionamento



## 5. IMPLEMENTAÇÃO

A implementação do ASIC envolveu duas etapas. A validação "top-down" foi obtida através dos softwares ALLIANCE e ELOISE [7], com a definição do comportamento dos blocos funcionais e simulações em níveis hierárquicos.

A validação "bottom-up" (simulações lógicas e elétricas) foi realizada com o software SOLDO 1400. Este software foi também utilizado para a geração do layout segundo a técnica standard-cell que consiste do uso de células padrões para a formação de blocos funcionais mais complexos. Os testes feitos indicaram o bom funcionamento para frequências até 9 MHz deste "chip" que tem 28 pinos de E/S e ocupa uma área de 4,42x3,46 mm<sup>2</sup>.

A estrutura de latches, mostrada na área pontilhada da Figura 3, é responsável pelo fornecimento dos dados para a detecção de bordas nos pixels sob a máscara.

Na máscara, a cada descida do sinal CLOCK, descartam-se os pixels sob as posições 11 e 21, transferem-se os pixels que ocupavam as posições 12 e 22 para as posições 11 e 21, respectivamente e recebem-se novos pixels para as posições 12 e 22 (ver Figura 4). Isto é, esta estrutura realiza a operação de "deslocamento" da máscara sobre a imagem. Na saída de cada latch de 16 bits, têm-se os pixels na diagonal da máscara.

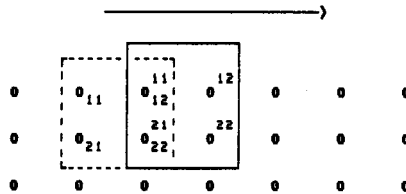


Figura 4. "Deslocamento" da máscara sobre a imagem.

## 6. CONSIDERAÇÕES DO SISTEMA

O chip foi projetado considerando sua utilização em dois tipos de sistema. O primeiro é mostrado na Figura 5. A memória M1

contém a imagem a ser processada, enquanto que a memória M2 deve armazenar a imagem resultante da detecção de bordas. O bloco CONTROLADOR pode ser um microcomputador e tem a função de sincronizar a operação do conjunto. Ele fornece os sinais SET e CLOCK, além de gerar os endereços e os sinais C1 e C2 que são utilizados para as operações de leitura e escrita nas memórias.

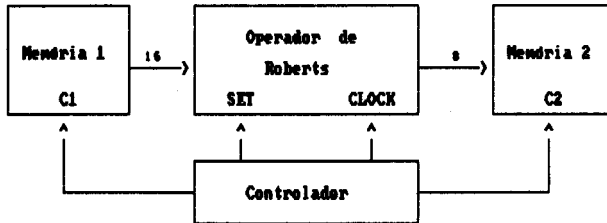


Figura 5. Sistema de processamento de imagens com o operador de Roberts integrado.

O segundo tipo de sistema baseia-se nos processos ilustrados nas Figuras 1 e 2. Arquiteturas semi-dedicadas, podem utilizar o operador de Roberts como um circuito de pré-processamento, otimizando o tempo de análise de um quadro de imagem. Para a maioria das aplicações, as características de velocidade do circuito implementado garante a obtenção de um sistema estável para operação em tempo real.

## 7. CONCLUSÕES

Uma arquitetura de um circuito integrado de aplicação específica para tarefa de detecção de bordas foi apresentada.

A arquitetura se mostra robusta e eficiente, não impondo restrições práticas quanto ao tamanho da imagem. Isto é, o tamanho da imagem não influencia no desempenho do "chip".

Considerando-se uma imagem de tamanho 512x512 (resolução espacial usual), o tempo necessário para o processamento é de 29 ms.

A fundição deste "chip" está prevista para o 6º PMU-

Programa Multiusuário Brasileiro.

#### REFERÊNCIAS BIBLIOGRÁFICAS

- [1] C. Y. Lee, F. V. M. Cathoor, and H. J. De Man, "An Efficient ASIC Architecture for Real-Time Edge Detection", IEEE Trans. on Circuits and Systems, Vol. 36, 1989, pp. 1350-1359.
- [2] N. H. E. West and K. Eshraghian, Principles of CMOS VLSI Design - A Systems Perspective, Addison-Wesley, 1985.
- [3] ALLIANCE - Manuel de L'utilisateur  
Laboratoire MASI - CAO & VLSI  
Université Pierre et Marie Curie - Paris 6, 1986.
- [4] M. Kunt, M. Bénard, and R. Leonardi, "Recent Results in High-Compression Image Coding", IEEE Trans. on Circuits and Systems, Vol. 34, 1987, pp. 1306-1336.
- [5] W. K. Pratt, Digital Image Processing  
Jonh Wiley & Sons, 1978.
- [6] M. A. Barros, "FILTRIX: Um Pacote de Software para Filtragem Espacial de Imagens - Implementação e Aplicações", Dissertação de Mestrado, DEE-UFPB, 1989.
- [7] ELOISE - Manuel de L'utilisateur  
Laboratoire MASI - CAO & VLSI  
Univertie Pierre et Marie Curie - Paris 6, 1986.